G2L 核心板

数 据 手 册

Rev. 1.6
2022-05-05

版本记录

版本号	修改说明	修改人	修改日期
V1.0	初始文档	yuge	2021-12-01
V1.3	修正引脚定义	yuge	2021-12-11
V1.4	更新实物图	yuge	2021-12-30
V1.5	修正内容描述	yuge	2022-01-05
V1.6	更新实物图，QSPI1 改成 QSPI0	yuge	2022-05-05

目　　录

第 1 章　产品简介 5

1.1 CPU 性能 5

1.2 外观图 6

1.3 系统框图 7

第 2 章　硬件参数 7

2.1 核心板配置资源 7

2.2 工作环境 9

2.3 结构尺寸 10

第 3 章　引脚定义 12

3.1 管脚位置 12

3.2 管脚定义 12

第 4 章　核心板说明 24

4.1 硬件设计 24

4.1.1 DDR4 内存 24

4.1.2 Flash 存储 24

4.1.3 电源 25

4.1.4 以太网 25

4.1.5 启动引脚 25

4.2 核心板引脚默认功能 26

4.2.1 一路 MAC 控制器 26

4.2.2 一路 MIPI 27

4.2.3 一路 RGB 接口 27

第 5 章 软件参数 29

第 6 章 订货型号 31

第 7 章 联系我们 32

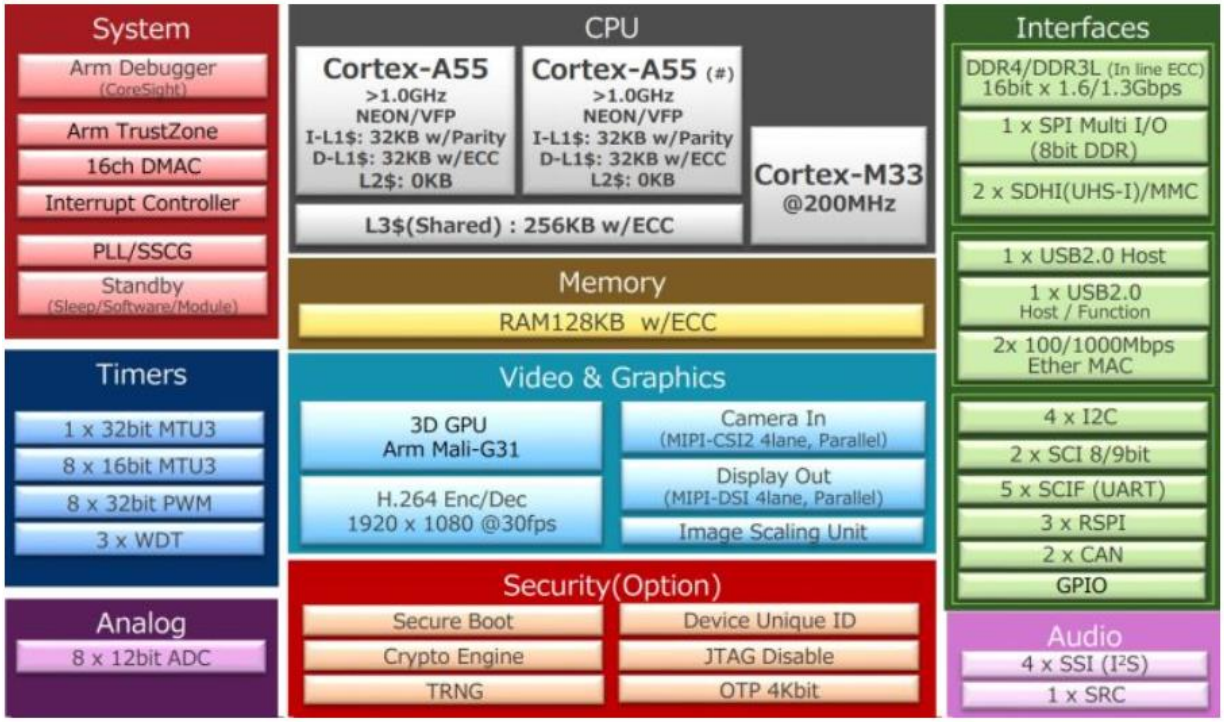
第 8 章 声明 33

第1章 产品简介

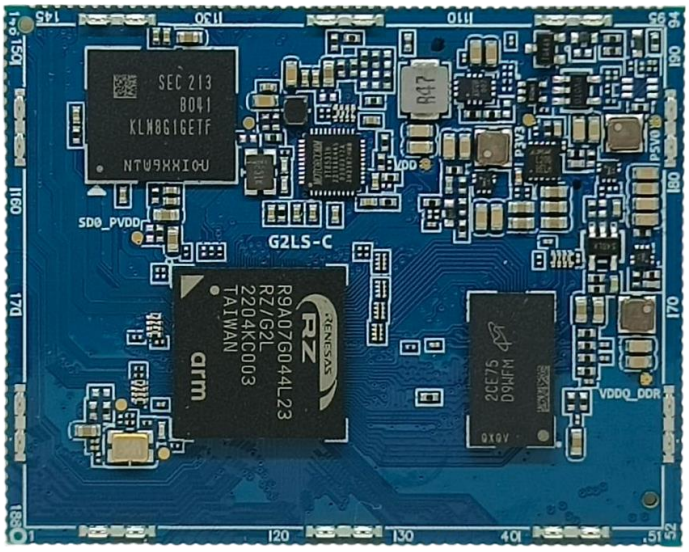
WTC-G2LS 核心板是杭州维芯科电子有限公司推出的一款采用日本瑞萨 Renesas G2L 系列为核心的嵌入式核心板。该系列器件基于 ARM Cortex-A55 内核，具有高性能、低功耗、多接口、低成本等特性，同时提供 3D 图形加速和关键外设的集成，可满足各种应用需要，支持 主流 DDR4 内存，同时提供双路千兆以太网，多路串口来满足工业产品的需求。

1.1 CPU性能

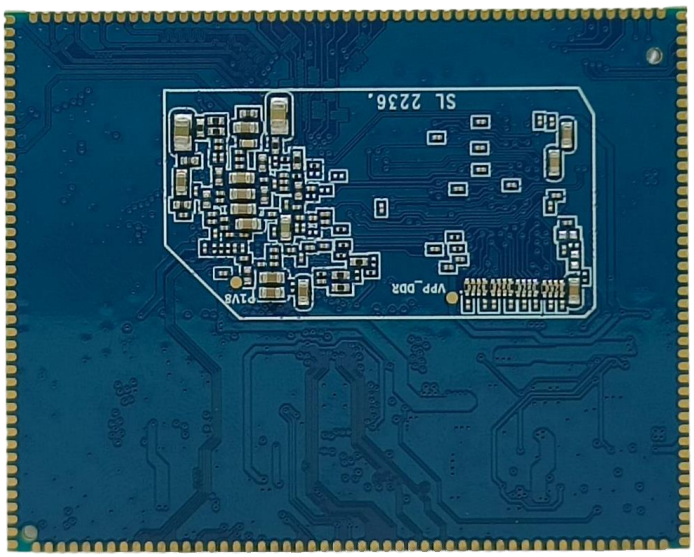
RZ/G2L 系列处理器是日本瑞萨推出的通用处理器，集成 Cortex-M33 实时硬核，支持 2 路千兆网、2 路 CAN-FD、高清显示接口、摄像头接口、3D、H.264 视频硬件编解码、USB 接口、多路串口、PWM、ADC，是当前市场上接口最全面的 MPU 之一，而且长达 10 年+生命周期让您选择之后没有后顾之忧。



1.2 外观图



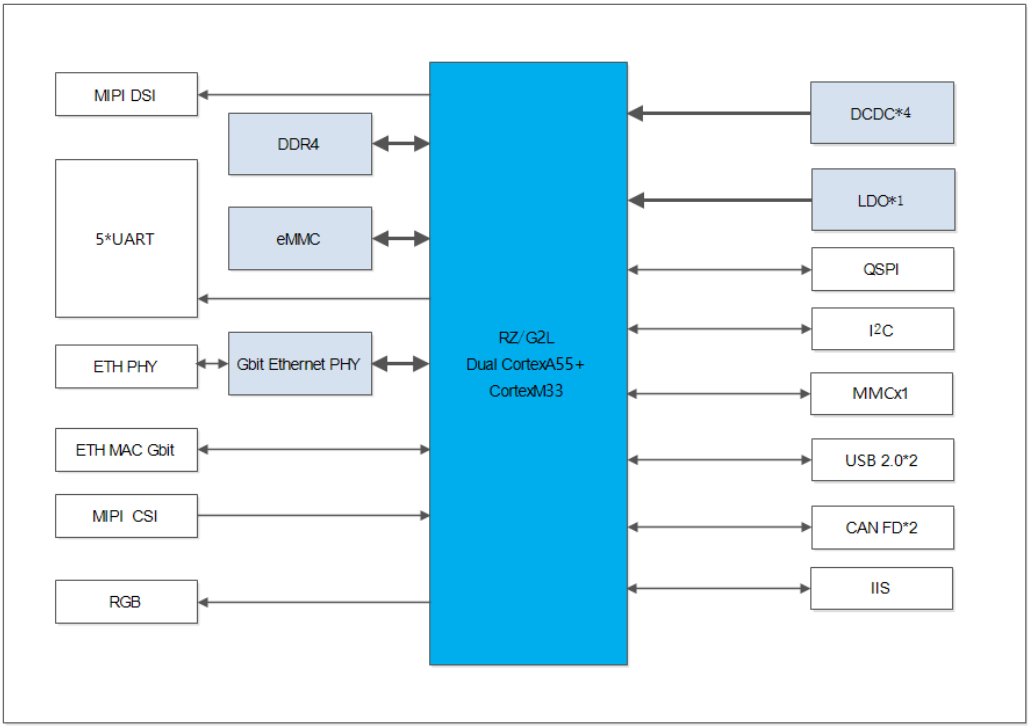
核心板正面图



核心板背面图

1.3 系统框图

核心板系统框图如下：



第2章 硬件参数

2.1 核心板配置资源

项目	内容
CPU	瑞萨 G2L
架构	ARMv8 Cortex-A55
主频	双核 1.2GHZ

内存	512MB/1GB/2GB DDR4（默认 512MB）
Flash	4GB/8GB/16GB/32GB eMMC Flash（默认 8GB）
工作温度	工业级范围：-40℃~+85℃ 扩展温度范围：-20℃~+70℃
相对湿度	10%~90%（不结露）
工作电压	5V 电压供电
2D/3D	支持
图形处理器	ARM Mail-G31
操作系统	Linux 5.10
RGB 显示接口	1 路 24bit RGB 接口
MIPI 显示接口	1 路 MIPI DSI 接口
Audio	4 路 SSI 接口
I2C	4 路
SPI	3 路 RSPI
CAN	2 路，支持 CAN FD

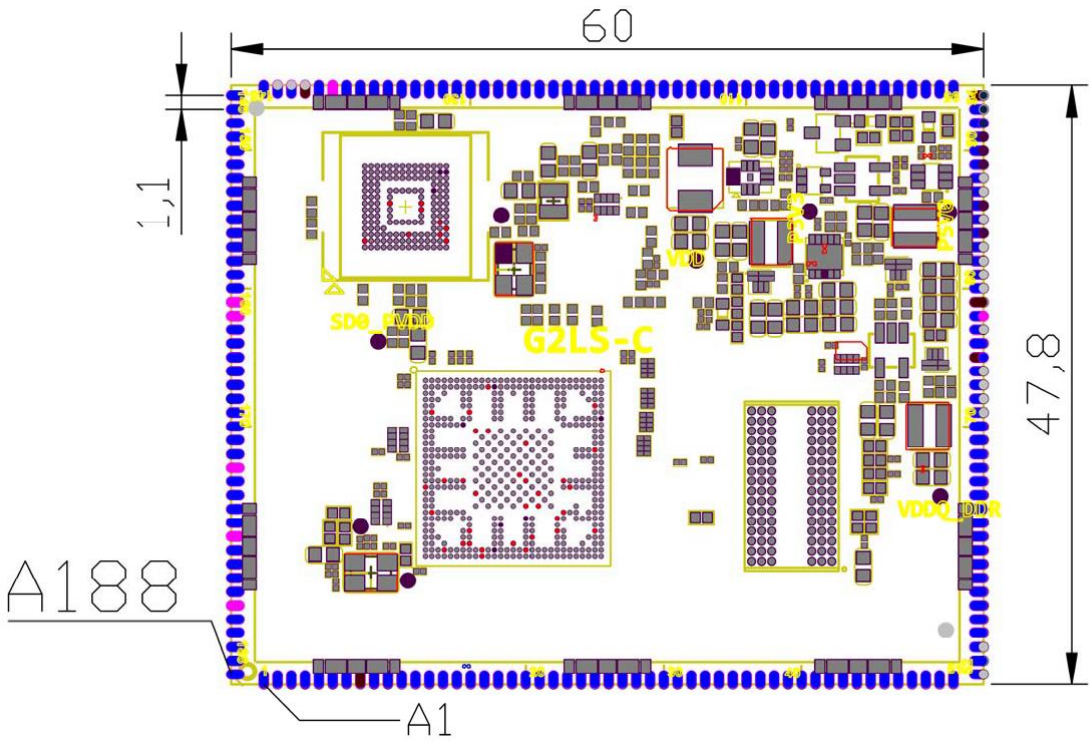
USB2.0	1 路 USB OTG，1 路 USB HOST
SD/MMC/SDIO	2 路 MMC 接口
Ethernet	2 路千兆网口，支持 10/100/1000Mbps
摄像头接口	1 路 MIPI CSI，最大支持 500 万像素 30 帧
UART	5 路 SCIF，2 路 SCI
EINT/GPIO	多于 20 路
ADC	核心板引出来 4 路，12 位
视频编解码	支持 H.264，1080P 30FPS
PWM 定时器	8 路 32 位定时器产生 pwm

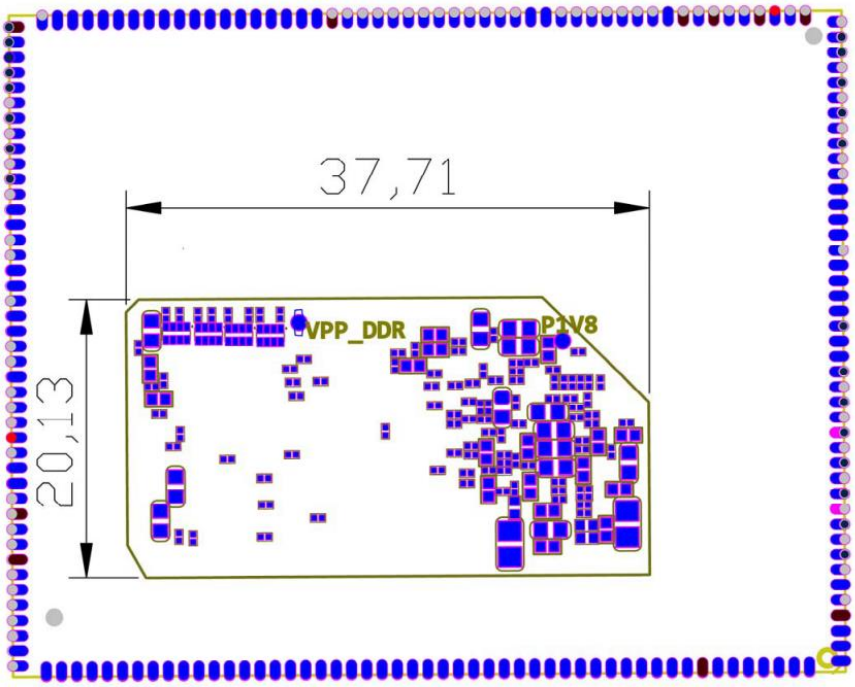
2.2 工作环境

序列	环境	最小值	典型值	最大值
1	供电	4.5V	5V	5.5V
2	工作功耗	/	/	800mA
3	工作温度（工业级）	-40°C	/	+85°C
4	工作温度（扩展级）	-20°C	/	+70°C

5	湿度范围（无凝露）	10%RH	/	90%RH

2.3 结构尺寸

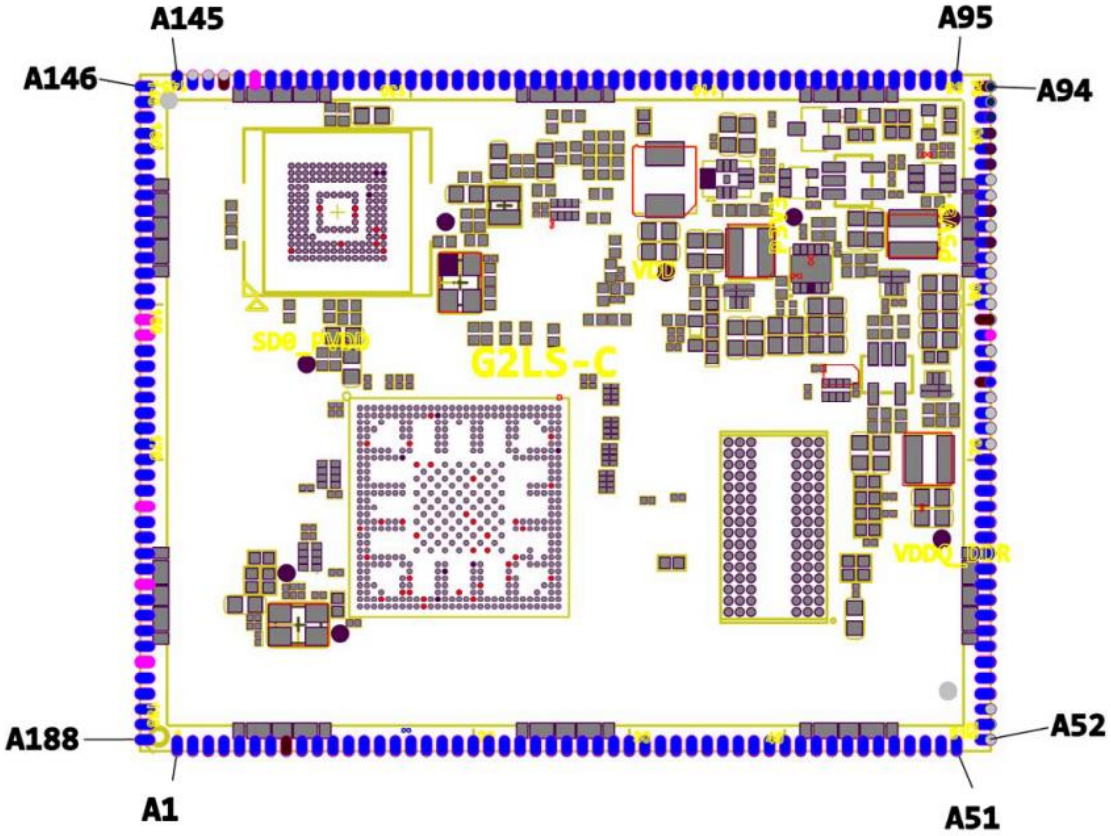




项目	内容
核心板尺寸	60mm*47.8mm*2.85mm
接口方式	1.1mm 间距邮票孔（188pin）

第3章　引脚定义

3.1 管脚位置



3.2 管脚定义

引脚号	引脚符号	引脚全部功能或者介绍
A1	GND	系统地
A2	RZ_DSI_DATA2_N	MIPI 显示数据 2-
A3	RZ_DSI_DATA2_P	MIPI 显示数据 2+
A4	RZ_DSI_DATA0_N	MIPI 显示数据 0-

A5	RZ_DSI_DATA0_P	MIPI 显示数据 0+
A6	RZ_DSI_DATA1_N	MIPI 显示数据 1-
A7	RZ_DSI_DATA1_P	MIPI 显示数据 1+
A8	RZ_DSI_DATA3_N	MIPI 显示数据 3-
A9	RZ_DSI_DATA3_P	MIPI 显示数据 3+
A10	GND	系统地
A11	P7_2_DISP_DAT0	P7_2/DISP_DATA0/USB0_OTG_EXICEN_B/MTIC5W_A
A12	P8_0_DISP_DAT1	P8_0/DISP_DATA1/USB1_VBUSEN_A/RSPI2_CK_A/RIIC3_SCL_A
A13	P8_1_DISP_DAT2	P8_1/DISP_DATA2/USB1_OVRCUR_A/RSPI2_MOSI_A/RIIC3_SDA_A
A14	P8_2_DISP_DAT3	P8_2/DISP_DATA3/RSPI2_MISO_A
A15	P9_0_DISP_DAT4	P9_0/DISP_DATA4/ADC_TRG_C/RSPI2_SSL_A/MTIOC2A_B
A16	P9_1_DISP_DAT5	P9_1/DISP_DATA5/MTIOC2B_B
A17	P10_0_DISP_DAT6	P10_0/DISP_DATA6/CAN_CLK_A/MTIOC6A/GTETRGA_A
A18	P10_1_DISP_DAT7	P10_1/DISP_DATA7/CAN0_TX_A/MTIOC6B/GTETRGB_A
A19	P11_0_DISP_DAT8	P11_0/DISP_DATA8/CAN0_RX_A/MTIOC6C/GTETRGC_A
A20	P11_1_DISP_DAT9	P11_1/DISP_DATA9/CAN0_TX_DATARATE_EN_A/MTIOC6D/GTETRGD_A
A21	P12_0_DISP_DAT10	P12_0/DISP_DATA10/CAN0_RX_DATARATE_EN_A/POE0#_A/GTIOC7A_A

A22	P12_1_DISP_DAT11	P12_1/DISP_DATA11/CAN1_TX_A/POE4#_A/GTIOC7B_A
A23	P13_0_DISP_DAT12	P13_0/DISP_DATA12/CAN1_RX_A/POE8#_A/IRQ0_B
A24	P13_1_DISP_DAT13	P13_1/DISP_DATA13/CAN1_TX_DATARATE_EN_A/POE10#_A/IRQ1_B
A25	P13_2_DISP_DAT14	P13_2/DISP_DATA14/CAN1_RX_DATARATE_EN_A/IRQ7_B/IRQ2_B
A26	P14_0_DISP_DAT15	P14_0/DISP_DATA15/SSI1_BCK_A/SD1_CD_A/MTCLKA_A
A27	P14_1_DISP_DAT16	P14_1/DISP_DATA16/SSI1_RCK_A/SD1_WP_A/MTCLKB_A
A28	P15_0_DISP_DAT17	P15_0/DISP_DATA17/SSI1_TXD_A/GTIOC4A_A/MTCLKC_A
A29	P15_1_DISP_DAT18	P15_1/DISP_DATA18/SSI1_RXD_A/GTIOC4B_A/MTCLKD_A
A30	P16_0_DISP_DAT19	P16_0/DISP_DATA19/SCIF2_TXD_B/GTIOC5A_A/IRQ3_B
A31	P16_1_DISP_DAT20	P16_1/DISP_DATA20/SCIF2_RXD_B/GTIOC5B_A/IRQ4_B
A32	P17_0_DISP_DAT21	P17_0/DISP_DATA21/SCIF2_SCK_B/GTIOC6A_A/IRQ5_B
A33	P17_1_DISP_DAT22	P17_1/DISP_DATA22/SCIF2_CTS#_B/GTIOC6B_A/IRQ6_B
A34	P17_2_DISP_DAT23	P17_2/DISP_DATA23/SCIF2_RTS#_B/IRQ7_C
A35	P6_0_DISP_CLK	P6_0/DISP_CLK/SSI0_BCK_A/USB0_VBUSEN_B/MTIOC1A_B
A36	P6_1_DISP_HSYNC	P6_1/DISP_HSYNC/SSI0_RCK_A/MTIOC1B_B
A37	P7_0_DISP_VSYNC	P7_0/DISP_VSYNC/SSI0_TXD_A/USB0_OVRCUR_B/MTIC5U_A
A38	P7_1_DISP_DE	P7_1/DISP_DE/SSI0_RXD_A/USB0_OTG_ID_B/MTIC5V_A
A39	GND	系统地

A40	RZ_P42_2	P42_2/ADC_TRG_D/RSPI2_MISO_B/CAN0_RX_D/SCIF2_SCK_D/MTIOC7C_B
A41	RZ_P4_1	P4_1/SCIF2_RXD_A/MTIOC7B_A
A42	RZ_P42_4	P42_4/RIIC2_SCL_C/CAM_FIELD_B/CAN0_RX_DATARATE_EN_D/SCIF2_RTS#_D
A43	RZ_SCIF0_CTS	P39_1/SCIF0_CTS#/GTETRGD_C/CAN0_TX_DATARATE_EN_C/MTIOC4D
A44	RZ_P41_0	P41_0/SCIF1_CTS#/GTIOC7A_B/CAN1_RX_DATARATE_EN_C/GTIOC3A_D/SCI0_CTS#/RTS#_B
A45	RZ_SCIF1_TXD	P40_0/SCIF1_TXD/GTIOC6A_B/CAN1_TX_C/MTIC5U_B/SCI0_RXD_B
A46	RZ_SCIF1_RXD	P40_1/SCIF1_RXD/GTIOC6B_B/CAN1_RX_C/MTIC5V_B/SCI0_TXD_B
A47	RZ_SCIF0_SCK	P39_0/SCIF0_SCK/GTETRGC/CAN0_RX/MTIOC4C
A48	RZ_SCIF0_RTS	P39_2/SCIF0_RTS/CAN0_RX_DATARATE_EN
A49	RZ_ADC_CH2	ADC 的通道 2
A50	RZ_ADC_CH0	ADC 的通道 0
A51	RZ_ADC_CH1	ADC 的通道 1
A52	RZ_ADC_CH3	ADC 的通道 3
A53	GND	系统地
A54	RZ_RIIC0_SDA	I2C0 的数据信号，固定功能

A55	RZ_RIIC0_SCL	I2C0 的时钟信号，固定功能
A56	RZ_RIIC1_SDA	I2C1 的数据信号，固定功能
A57	RZ_RIIC1_SCL	I2C1 的时钟信号，固定功能
A58	GND	系统地
A59	RZ_SCIF2_RXD	P48_1/SCIF2_RXD_E/RSPI1_MOSI_C/RIIC2_SCL_E/MTCLKB_C
A60	RZ_SCIF2_TXD	P48_0/SCIF2_TXD_E/RSPI1_CK_C/RIIC2_SDA_E/MTCLKA_C
A61	RZ_SCIF2_SCK	P48_2/SCIF2_SCK_E/RSPI1_MISO_C/RIIC3_SDA_D/MTCLKC_C
A62	RZ_SCIF2_RTS	P48_4/SCIF2_RTS#_E/ADC_TRG_E
A63	RZ_SCIF2_CTS	P48_3/SCIF2_CTS#_E/RSPI1_SSL_C/RIIC3_SCL_D/MTCLKD_C
A64	RZ_P47_2	P47_2/SCI0_SCK_C/SD1_CD_C/IRQ2_C/SSI1_TXD_E/RSPI0_MISO_C
A65	RZ_P47_3	P47_3/SCI0_CTS#/RTS#_C/SD1_WP_C/IRQ3_C/SSI1_RXD_E/RSPI0_SSL_C
A66	RZ_SCI0_TXD	P47_1/SCI0_TXD_C/SD0_WP_B/IRQ1_C/SSI1_RCK_E/RSPI0_MOSI_C
A67	RZ_SCI0_RXD	P47_0/SCI0_RXD_C/SD0_CD_B/IRQ0_C/SSI1_BCK_E/RSPI0_CK_C
A68	RZ_RSPI1_CK	P44_0/RSPI1_CK_B/SSI1_BCK_C/CAN1_TX_D/MTIOC3A_B/GTIOC6A_D
A69	RZ_RSPI1_SSL	P44_3/RSPI1_SSL_B/SSI1_RXD_C/CAN1_RX_DATARATE_EN_

		D/MTIOC3D_B/GTIOC7B_C
A70	RZ_P43_2	P43_2/RSPI0_MISO_B/GTIOC5A_B/IRQ6_C/MTIOC8C_B
A71	RZ_P43_3	P43_3/RSPI0_SSL_B/GTIOC5B_B/IRQ7_D/MTIOC8D_B
A72	RZ_RSPI1_MOSI	P44_1/RSPI1_MOSI_B/SSI1_RCK_C/CAN1_RX_D/MTIOC3B_B /GTIOC6B_D
A73	RZ_RSPI1_MISO	P44_2/RSPI1_MISO_B/SSI1_TXD_C/CAN1_TX_DATARATE_EN _D/MTIOC3C_B/GTIOC7A_C
A74	RZ_P43_1	P43_1/RSPI0_MOSI_B/GTIOC4B_B/GTIOC6B_C/IRQ5_C/MTI OC8B_B
A75	RZ_P43_0	P43_0/RSPI0_CK_B/GTIOC4A_B/GTIOC6A_C/IRQ4_C/MTIOC 8A_B
A76	RZ_SSI1_BCK	P46_0/SSI1_BCK_D/GTETRGA_D/CAN1_TX_E/RIIC2_SDA_D
A77	RZ_SSI1_RCK	P46_1/SSI1_RCK_D/GTETRGB_D/CAN1_RX_E/RIIC2_SCL_D
A78	RZ_SSI0_RXD	P45_3/SSI0_RXD_D/POE10#_C/SCI1_CTS#/RTS#_B
A79	RZ_SSI0_TXD	P45_2/SSI0_TXD_D/POE8#_C/SCI1_SCK_B
A80	RZ_SSI1_RXD	P46_3/SSI1_RXD_D/GTETRGD_D/CAN1_RX_DATARATE_EN_E /RIIC3_SCL_C
A81	RZ_SSI1_TXD	P46_2/SSI1_TXD_D/GTETRGC_D/CAN1_TX_DATARATE_EN_E /RIIC3_SDA_C
A82	RZ_SSI0_BCK	P45_0/SSI0_BCK_D/POE0#_C/SCI1_RXD_B
A83	RZ_SSI0_RCK	P45_1/SSI0_RCK_D/POE4#_C/SCI1_TXD_B

A84	RZ_P40_2	P40_2/SCIF1_SCK/CAN1_TX_DATARATE_EN_C/MTIC5W_B/SCI0_SCK_B
A85	GND	系统地
A86	P3V3	3.3V 电源串 1K 电阻输出，用于控制底板外设电源 EN 引脚。
A87	P5V0	5V 电源输入，核心板供电输入
A88	P5V0	5V 电源输入，核心板供电输入
A89	P5V0	5V 电源输入，核心板供电输入
A90	GND	系统地
A91	GND	系统地
A92	NC	悬空即可
A93	RESET_OUT#	复位信号输出
A94	RESET_IN#	复位引脚输入
A95	RZ_P41_1	P41_1/SCIF1_RTS#/GTIOC7B_B/GTIOC3B_D
A96	RZ_RIIC3_SCL	P18_1/SD0_WP/GTIOC0B/RIIC3_SCL/MTIOC2B
A97	RZ_RIIC3_SDA	P18_0/SD0_CD/GTIOC0A/RIIC3_SDA/MTIOC2A
A98	RZ_SICF0_TXD	P38_0/SCIF0_TXD/GTETRGA_C/CAN_CLK_C/MTIOC4A/USB1_VBUSEN_C
A99	RZ_SCIF0_RXD	P38_1/SCIF0_RXD/GTETRGB_C/CAN0_TX_C/MTIOC4B/USB1_OVRCUR_C
A100	RZ_P3_0	P3_0/IRQ6_A/RIIC2_SDA_A/GTIOC3A_A/MTIOC2A_A/SCIF4_SCK

A101	RZ_P3_1	P3_1/IRQ7_A/RIIC2_SCL_A/GTIOC3B_A/MTIOC2B_A/CAM_FIELD_A
A102	RZ_P2_1	P2_1/IRQ5_A/GTIOC2B_A/MTIOC1B_A/SCIF4_RXD
A103	RZ_P2_0	P2_0/IRQ4_A/ADC_TRG_A/GTIOC2A_A/MTIOC1A_A/SCIF4_TXD
A104	RZ_IRQ1	P0_1/IRQ1_A/SCI0_TXD_A/GTIOC0B_A/MTIOC0B_A/SCIF3_RXD
A105	RZ_IRQ0	P0_0/IRQ0_A/SCI0_RXD_A/GTIOC0A_A/MTIOC0A_A/SCIF3_TXD
A106	GND	系统地
A107	ET0_LINKSTA	P28_1/ET0_LINKSTA
A108	ET0_TX_ERR	P22_1/ET0_TX_ERR/SSI0_RCK_B/CAN1_RX_B/MTCLKB_B
A109	ET0_TX_CRS	P23_1/ET0_TX_CRS/SSI0_RXD_B/CAN1_RX_DATARATE_EN_B/MTCLKD_B
A110	ET0_TX_COL	P23_0/ET0_TX_COL/SSI0_TXD_B/CAN1_TX_DATARATE_EN_B/MTCLKC_B
A111	ET0_RX_ERR	P27_0/ET0_RX_ERR/RSPI1_MISO_A/MTIOC8C_A
A112	MDI3_N	千兆以太网 PHY 输出的数据信号 3-
A113	MDI3_P	千兆以太网 PHY 输出的数据信号 3+
A114	MDI2_N	千兆以太网 PHY 输出的数据信号 2-
A115	MDI2_P	千兆以太网 PHY 输出的数据信号 2+

A116	MDI1_N	千兆以太网 PHY 输出的数据信号 1-
A117	MDI1_P	千兆以太网 PHY 输出的数据信号 1+
A118	MDI0_N	千兆以太网 PHY 输出的数据信号 0-
A119	MDI0_P	千兆以太网 PHY 输出的数据信号 0+
A120	LED2/CFG_LDO1	千兆以太网 LED2 指示
A121	LED0/CFG_EXT	千兆以太网 LED0 指示
A122	GND	系统地
A123	RZ_AUDIO_CLK2	音频时钟 2
A124	RZ_AUDIO_CLK1	音频时钟 1
A125	RZ_QSPI0_SPCLK	QSPI0 接口的时钟
A126	RZ_QSPI0_IO0	QSPI0 接口的数据 0
A127	RZ_QSPI0_IO1	QSPI0 接口的数据 1
A128	RZ_QSPI0_IO2	QSPI0 接口的数据 2
A129	RZ_QSPI0_IO3	QSPI0 接口的数据 3
A130	RZ_QSPI0_SSL	QSPI0 接口的时钟 SSL
A131	RZ_QSPI_RESET#	QSPI 接口的复位信号
A132	RZ_SD1_WP#	P19_1/SD1_WP_B/GTIOC3B_B/MTIOC1B_C/RIIC2_SCL_B
A133	RZ_SD1_CD#	P19_0/SD1_CD_B/GTIOC3A_B/MTIOC1A_C/RIIC2_SDA_B
A134	RZ_MD_BOOT0	启动引脚 0
A135	RZ_MD_BOOT1	启动引脚 1
A136	RZ_MD_BOOT2	启动引脚 2

A137	RZ_SD1_CLK	SDIO 接口 1 时钟
A138	RZ_SD1_D3	SDIO 接口 1 数据 3
A139	RZ_SD1_D2	SDIO 接口 1 数据 2
A140	RZ_SD1_D1	SDIO 接口 1 数据 1
A141	RZ_SD1_D0	SDIO 接口 1 数据 0
A142	RZ_SD1_CMD	SDIO 接口 1 命令
A143	GND	系统地
A144	ET1_LINKSTA	P37_2/ET1_LINKSTA/CAM_DATA14/SCIF2_RTS#_C
A145	ET1_MDIO	P37_1/ET1_MDIO/CAM_DATA13/SCIF2_CTS#_C/GTETRGD_B
A146	ET1_MDC	P37_0/ET1_MDC/CAM_DATA12/SCIF2_SCK_C/GTETRGC_B
A147	ET1_TXD3	P31_1/ET1_TXD3/CAM_DATA1/SCI1_TXD_A/SSI3_RCK
A148	ET1_TXD2	P31_0/ET1_TXD2/CAM_DATA0/SCI1_RXD_A/SSI3_BCK
A149	ET1_TXD1	P30_1/ET1_TXD1/CAM_DATA15
A150	ET1_TXD0	P30_0/ET1_TXD0/CAM_VSYNC/SSI2_DATA_B
A151	ET1_TX_CRS	P33_0/ET1_TX_CRS/CAM_DATA4/GTIOC2A_B/SCIF2_TXD_C/GTIOC0A_C
A152	ET1_RX_ERR	P36_1/ET1_RX_ERR/CAM_DATA11/SSI0_RXD_C/MTIOC3D_A/GTETRGB_B
A153	ET1_TX_ERR	P32_0/ET1_TX_ERR/CAM_DATA2/SCI1_SCK_A/MTIOC3A_A/SSI3_TXD
A154	ET1_TX_COL	P32_1/ET1_TX_COL/CAM_DATA3/SCI1_CTS#/RTS#_A/MTIO

		C3B_A/SSI3_RXD
A155	ET1_RXD3	P36_0/ET1_RXD3/CAM_DATA10/SSI0_TXD_C/MTIOC3C_A/GTETRGA_B
A156	ET1_RXD2	P35_1/ET1_RXD2/CAM_DATA9/SSI0_RCK_C/MTIOC0D_B/GTIOC2B_C
A157	ET1_RXD1	P35_0/ET1_RXD1/CAM_DATA8/SSI0_BCK_C/MTIOC0C_B/GTIOC2A_C
A158	ET1_RXD0	P34_1/ET1_RXD0/CAM_DATA7/GTIOC3B_C/MTIOC0B_B/GTIOC1B_B
A159	ET1_TX_CTL	P29_1/ET1_TX_CTL/TX_EN/CAM_HREF/USB1_OVRCUR_B/SSI2_RCK_B
A160	ET1_TXC	P29_0/ET1_TXC/TX_CLK/CAM_PCLK/USB1_VBUSEN_B/SSI2_BCK_B
A161	ET1_RXC	P33_1/ET1_RXC/RX_CLK/CAM_DATA5/GTIOC2B_B/SCIF2_RXD_C/GTIOC0B_C
A162	ET1_RX_CTL	P34_0/ET1_RX_CTL/RX_DV/CAM_DATA6/GTIOC3A_C/MTIOC0A_B/GTIOC1A_B
A163	GND	系统地
A164	RZ_USB1_OVRCUR#	P42_1/USB1_OVRCUR_D/RSPI2_MOSI_B/CAN0_TX_D/SCIF2_RXD_D/MTIOC7B_B
A165	RZ_USB0_OTG_EXICE	P5_2/USB0_OTG_EXICEN_A/SCIF2_RTS#_A/SSI2_DATA_A

	N	
A166	RZ_USB1_VBUSEN	P42_0/USB1_VBUSEN_D/RSPI2_CK_B/CAN_CLK_D/SCIF2_TXD_D/MTIOC7A_B
A167	RZ_USB1_N	USB 接口 1 数据线 N
A168	RZ_USB1_P	USB 接口 1 数据线 P
A169	RZ_USB0_OTG_ID	P5_1/USB0_OTG_ID_A/SCIF2_CTS#_A/MTIOC7D_A/SSI2_RCK_A
A170	RZ_USB0_OVRCUR#	P5_0/USB0_OVRCUR_A/SCIF2_SCK_A/MTIOC7C_A/SSI2_BCK_A
A171	RZ_USB0_VBUSEN	P4_0/USB0_VBUSEN_A/SCIF2_TXD_A/MTIOC7A_A/ADC_TRG_B
A172	USB0_VBUS_DET	USB 接口 0 的 VBUSIN 输入
A173	RZ_P42_3	P42_3/RIIC2_SDA_C/RSPI2_SSL_B/CAN0_TX_DATARATE_EN_D/SCIF2_CTS#_D/MTIOC7D_B
A174	RZ_USB0_N	USB 接口 0 数据线 N
A175	RZ_USB0_P	USB 接口 0 数据线 P
A176	GND	系统地
A177	RZ_CSI_CLK_P	CSI 接口时钟
A178	RZ_CSI_CLK_N	CSI 接口时钟
A179	RZ_CSI_DATA3_P	CSI 接口数据 3
A180	RZ_CSI_DATA3_N	CSI 接口数据 3

A181	RZ_CSI_DATA1_P	CSI 接口数据 1
A182	RZ_CSI_DATA1_N	CSI 接口数据 1
A183	RZ_CSI_DATA0_P	CSI 接口数据 0
A184	RZ_CSI_DATA0_N	CSI 接口数据 0
A185	RZ_CSI_DATA2_P	CSI 接口数据 2
A186	RZ_CSI_DATA2_N	CSI 接口数据 2
A187	RZ_DSI_CLK_N	DSI 接口时钟
A188	RZ_DSI_CLK_P	DSI 接口时钟

第4章　核心板说明

4.1 硬件设计

4.1.1 DDR4内存

系统采用 16bit 的 DDR4 SDRAM，连接到 G2L 的 DDR 接口，可以兼容 512MB/1GB/2GB 的 DDR4，最大工作 1600Mbps 数据频率。

4.1.2 Flash存储

G2L 存储方案是有 eMMC 存储。

eMMC 是一种标准化接口的嵌入式 Flash 芯片方案，它简化了接口设计，并解决了因 Flash 厂家间标准不同而产生的驱动兼容性问题。当使用的是 eMMC 时，连接到的是 G2L 的 MMC0

口，8 位 MMC 数据线宽度，容量为 4GB/8GB/16GB/32GB。

核心板对外引出来有的 QSPI0 接口，可以底板上扩展 SPI Flash。

4.1.3 电源

G2L 采用分立电源方案，按照芯片官方的上电时序来工作的。

4.1.4 以太网

G2L 支持两个千兆网口，G2L 的以太网控制器 EMAC 兼容 MII、RMII、RGMII，千兆以太网需要配置成 GMII 模式，并且在核心板上集成一颗 PHY 芯片，直接输出 8 线介质的千兆信号，同时也简化了用户外部电路设计。另一网口则以 RGMII 形式对外提供，连接到核心板对外接口上。

4.1.5 启动引脚

处理器上电复位后，G2L 内部硬件复位逻辑会引导 ARM 内核执行片内 ROM 上的启动代码。之后内部 ROM 的启动代码会读取 MB_BOOT[2:0]配置引脚的电平状态，从而确定以何种方式进行引导。

Table 5-1 Boot mode selection table

MD_BOOT [2:0] (*1)			Mode	Macro	Device	Reference
0	0	0	Boot Mode 0	SDHI0	eSD (start up 3.3V)	-
0	0	1	Boot Mode 1	SDHI0	eMMC（1.8V）	-
0	1	0	Boot Mode 2	SDHI0	eMMC（3.3V）	-
0	1	1	Boot Mode 3	SPI Multi	Single / Quad / Octal (1.8V)	-
1	0	0	Boot Mode 4	SPI Multi	Single / Quad (3.3V)	-
1	0	1	Boot Mode 5	SCIF ch0	SCIF download	-
1	1	0	reserved	-	reserved	-
1	1	1	reserved	-	reserved	-

Note1 : The actual pin names are MD_BOOT2, MD_BOOT1, MD_BOOT0.

4.2 核心板引脚默认功能

4.2.1 一路MAC控制器

RGMII（Reduced Gigabit Media Independent Interface）。RGMII 均采用 8 位数据接口，工作时钟 125MHz，因此传输速率可达 1000Mbps。

引脚号	信号	描述
A145	ET1_MDIO	配置接口 I/O
A146	ET1_MDC	配置接口时钟
A147	ET1_TXD3	发送数据位 3
A148	ET1_TXD2	发送数据位 2
A149	ET1_TXD1	发送数据位 1
A150	ET1_TXD0	发送数据位 0
A151	ET1_TX_CRS	载波监听
A152	ET1_RX_ERR	接收数据错误
A153	ET1_TX_ERR	发送数据错误
A154	ET1_TX_COL	冲突检测
A155	ET1_RXD3	接收数据 3
A156	ET1_RXD2	接收数据 2
A157	ET1_RXD1	接收数据 1
A158	ET1_RXD0	接收数据 0

A159	ET1_TX_CTL	发送控制
A160	ET1_TXC	发送时钟
A161	ET1_RXC	接收时钟
A162	ET1_RX_CTL	接收控制

4.2.2 一路MIPI

引脚号	信号	描述
A2	RZ_DSI_DATA2_N	MIPI 显示差分线 2-
A3	RZ_DSI_DATA2_P	MIPI 显示差分线 2+
A4	RZ_DSI_DATA0_N	MIPI 显示差分线 0-
A5	RZ_DSI_DATA0_P	MIPI 显示差分线 0+
A6	RZ_DSI_DATA1_N	MIPI 显示差分线 1-
A7	RZ_DSI_DATA1_P	MIPI 显示差分线 1+
A8	RZ_DSI_DATA3_N	MIPI 显示差分线 3-
A9	RZ_DSI_DATA3_P	MIPI 显示差分线 3+

4.2.3 一路RGB接口

引脚号	信号	描述
A11	P7_2_DISP_DAT0	RGB 数据 0，对应 R0
A12	P8_0_DISP_DAT1	RGB 数据 1，对应 R1
A13	P8_1_DISP_DAT2	RGB 数据 2，对应 R2

A14	P8_2_DISP_DAT3	RGB 数据 3，对应 R3
A15	P9_0_DISP_DAT4	RGB 数据 4，对应 R4
A16	P9_1_DISP_DAT5	RGB 数据 5，对应 R5
A17	P10_0_DISP_DAT6	RGB 数据 6，对应 R6
A18	P10_1_DISP_DAT7	RGB 数据 7，对应 R7
A19	P11_0_DISP_DAT8	RGB 数据 8，对应 G0
A20	P11_1_DISP_DAT9	RGB 数据 9，对应 G1
A21	P12_0_DISP_DAT10	RGB 数据 10，对应 G2
A22	P12_1_DISP_DAT11	RGB 数据 11，对应 G3
A23	P13_0_DISP_DAT12	RGB 数据 12，对应 G4
A24	P13_1_DISP_DAT13	RGB 数据 13，对应 G5
A25	P13_2_DISP_DAT14	RGB 数据 14，对应 G6
A26	P14_0_DISP_DAT15	RGB 数据 15，对应 G7
A27	P14_1_DISP_DAT16	RGB 数据 16，对应 B0
A28	P15_0_DISP_DAT17	RGB 数据 17，对应 B1
A29	P15_1_DISP_DAT18	RGB 数据 18，对应 B2
A30	P16_0_DISP_DAT19	RGB 数据 19，对应 B3
A31	P16_1_DISP_DAT20	RGB 数据 20，对应 B4
A32	P17_0_DISP_DAT21	RGB 数据 21，对应 B5
A33	P17_1_DISP_DAT22	RGB 数据 22，对应 B6
A34	P17_2_DISP_DAT23	RGB 数据 23，对应 B7

A35	P6_0_DISP_CLK	像素时钟信号
A36	P6_1_DISP_HSYNC	行同步信号
A37	P7_0_DISP_VSYNC	场同步信号
A38	P7_1_DISP_DE	有效显示数据选通信号

第5章　软件参数

核心板软件参数:

U-Boot 版本	u-boot 2021.10	
内核版本	Linux 5.10	
烧写方式	SD 卡自动烧写	
开发环境	Ubuntu18.04	
支持驱动	网卡驱动(双 1000M/100M)	RTC 实时时钟驱动
	LED 驱动	音频驱动（IIS 接口）
	LCD RGB 驱动	SPI 驱动
	USB2.0 接口驱动	串口
	PWM 驱动（背光）	按键驱动
	FlashECC 校验	摄像头驱动

	eMMC Flash 驱动	MIPI DSI 显示驱动
	文件系统 ext4	AD 驱动
	SD 卡驱动	RS485 驱动
	LCDFrameBuffer	CAN 驱动
	4G 网卡驱动（ME909、EC20）	WIFI/BT 驱动（RTL8723）
	精准触摸驱动(电容)	I2C 驱动

第6章　订货型号

型号	描述
WTC-G2LS	G2L A55 双核 1.2GHZ，512MB DDR4，8GB eMMC，分立电源

以上型号是标准配置，其余的配置可以接受定制，但是有起订量要求，详询销售。

第7章　联系我们

杭州维芯科电子有限公司

地址：杭州市余杭区仓前街道文一西路 1380 号金之源大厦 5 楼 505 室

电话：15906719369

销售邮箱：　sales@weathink.com

技术支持邮箱：support@weathink.com

第8章　声明

本文档提供有关杭州维芯科电子有限公司产品的信息。本文档并未授予任何知识产权的许可，并未以明示或暗示，或以禁止发言或其它方式授予任何知识产权许可。除杭州维芯科电子有限公司在产品的销售条款和条件中声明的责任之外，概不承担任何其它责任。并且，产品的销售和／或使用不作任何明示或暗示的担保，包括对产品的特定用途适用性、适销性或对任何专利权、版权或其它知识产权的侵权责任等，均不作担保。